2.7 V ~ 5.5 V 供电、串行输入、电压输出精密 DAC

产品特性

- 18/16/14 位分辨率
- 2.7 V 至 5.5 V 单电源供电
- 1 μs 建立时间
- 上电输出：
  - ZJC2542 - 18/16/14：0 V
  - ZJC2544 - 18/16/14：V_{REF} / 2
- 低毛刺：1 nV - s
- 低噪声频谱密度：11 nV/√Hz
- 低增益温度漂移：0.05 ppm/°C
- 低功耗：供电电流 120 μA
- 封装：SOIC - 14
- 工作温度范围：- 40 °C 至 + 125 °C

应用

- 精密控制设备
- 自动化测试
- 精密仪器
- 医疗仪器

产品简介

ZJC2542/4 - 18/16/14（以下简称 ZJC2542/4）是单路、串行数据输入、电压输出 18/16/14 位分辨率精密数模转换器（DAC）。其供电电压为 2.7 V 至 5.5 V，输出范围为 0 V 至 V_{REF}，且可保证单调性，能保证 - 40 °C 至 + 125 °C 的温度范围内 DNL/INL 精度。

ZJC2542/4 输出无缓冲，建立时间为 1 μs 以内，具有低功耗和低失调误差特性。低噪声性能和低毛刺使其适合在多种终端系统中使用。

ZJC2542/4 可为双极性工作模式，产生± V_{REF} 输出摆幅。它还含有用于基准电压与模拟接地引脚的开尔文连接，以方便使用。

ZJC2542/4 采用三线或四线接口，并且与 SPI、MCU 和 DSP 接口标准兼容。

ZJC2542 - 18/16/14 上电默认输出 0 V；ZJC2544 - 18/16/14 上电默认输出 V_{REF} / 2。其它功能和性能指标完全相同。

典型应用图

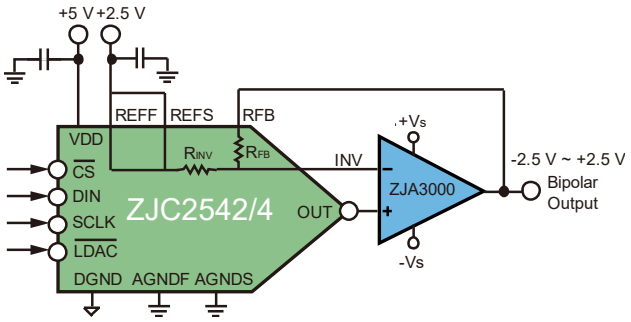

图 1. 应用案例

典型特性

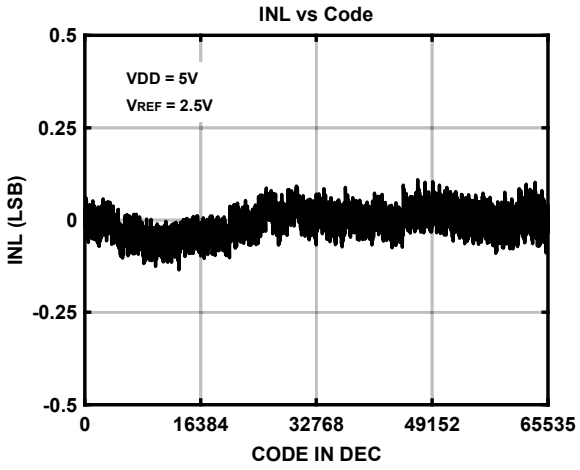

图 2. ZJC2542/4-16 INL

18 / 16 / 14 位单极性或与运放组成双极性输出 DAC 系列型号如下：

DAC 分辨率（Bit）	DAC 型号	上电输出电压	封装
18	ZJC2542-18	0	SOIC-14
18	ZJC2544-18	V_{REF} / 2	
16	ZJC2542-16	0	
16	ZJC2544-16	V_{REF} / 2	
14	ZJC2542-14	0	
14	ZJC2544-14	V_{REF} / 2	

此文档版权归上海治精微电子有限公司所有

目录

产品特性 1
应用 1
产品简介 1
典型应用图 1
典型特性 1
版本修订记录（修订版 A） 3
引脚配置与功能 5
绝对最大额定值 6
热阻 6
技术规格 7
时序指标 10
典型特性 11
工作原理 16
数模转换 16
串行接口 17
单极性输出 18
双极性输出 20
输出放大器的选择 21
基准源和地 21
上电复位 21
电源和基准源去耦 21
控制器接口 22
封装外形尺寸 23
采购信息 24
相关器件 25

版本修订记录（发布版 A）[1]

[1] 本文中由上海治精微电子有限公司提供的信息是准确和可靠的。但是，上海治精微电子有限公司对其使用不承担任何责任，也不对任何使用它可能导致侵犯第三方专利或其他权利的情况承担任何责任。规格如有更改，恕不另行通知。本文中的商标和注册商标是其各自所有者的财产。对本文中任何专利或专利权，上海治精微电子有限公司均未通过暗示或其他方式授予许可。

此文档版权归上海治精微电子有限公司所有

2023 年 02 月——发布版 A

此文档版权归上海治精微电子有限公司所有

引脚配置与功能

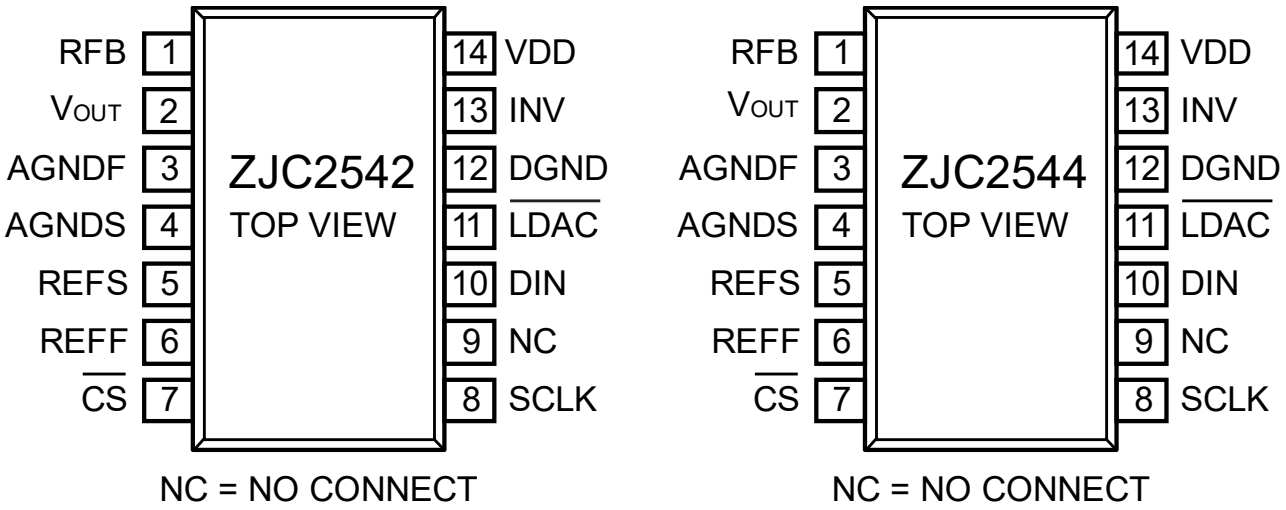

图 3. ZJC2542/4 的 14 引脚 SOIC 管脚配置图

引脚名称	引脚编号	引脚类别	功能描述
RFB	1	模拟输入	反馈电阻引脚。双极性模式下，将该引脚连接至外部运算放大器输出。
V_{OUT}	2	模拟输出	DAC 电压输出。
AGNDF	3	模拟地	模拟地（强制）。
AGNDS	4	模拟地	模拟地（检测）。
REFS	5	模拟输出	电压基准源输入（检测）。
REFF	6	模拟输入	电压基准源输入（强制）。
$\overline{CS}$	7	数字输入	串行数字片选输入，低电平有效。
SCLK	8	数字输入	串行数据时钟输入。
NC	9	不接	不连接。
DIN	10	数字输入	串行数字信号输入。
$\overline{LDAC}$	11	数字输入	数字输入。
DGND	12	数字地	数字地。
INV	13	模拟输出	连接至 DAC 的内部调整电阻。双极性模式下，将该引脚连接至外部运算放大器反相输入端。
VDD	14	电源	供电电压输入。

此文档版权归上海治精微电子有限公司所有

绝对最大额定值[1]

参数	额定值
VDD 至 AGNDF、AGNDS	- 0.3 V ~ + 6 V
REFF、REFS 至 AGNDF、AGNDS	- 0.3 V ~ VDD + 0.3 V
DGND 至 AGNDF、AGNDS	- 0.3 V ~ + 0.3 V
数字输入至 DGND	- 0.3 V ~ VDD + 0.3 V
输入电流至任何管脚，除了电源	± 10 mA
存储温度范围	- 65 °C 至 150 °C
结温范围	至 150 °C
引脚温度（焊接，10 秒）	300 °C
最大回流焊接温度[2]	260 °C
静电放电（ESD）	
人体模型（HBM）[3]	3.5 kV
充电器件模型（CDM）[4]	2 kV

热阻

封装类型	θ_{JA}	θ_{JC}	单位
SOIC-14	106.7	54.2	°C/W

[1] 注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

[2] 符合 IPC / JEDEC J-STD-020 标准

[3] 符合 ANSI / ESDA / JEDEC JS-001 标准

[4] 符合 ANSI / ESDA / JEDEC JS-002 标准

此文档版权归上海治精微电子有限公司所有

技术规格

“●”表示额定全工作温度范围下的规格，除非另有说明 T_A = 25 °C。VDD = 2.7 V ~ 5.5 V，V_{REF} = 2.5 V ~ VDD，AGND = DGND = 0 V。

参数	符号	测试条件			最小值	典型值	最大值	单位
分辨率								
ZJC2542/4-18		18 位			18			Bit
ZJC2542/4-16		16 位			16			
ZJC2542/4-14		14 位			14			
准确度								
积分非线性误差	INL	18 位	- 40 °C ≤ T_A ≤ 85 °C		- 2.5	± 1	+ 2.5	LSB
			- 40 °C ≤ T_A ≤ 125 °C	●	- 4	± 1	+ 4	
		16 位		●	- 1	± 0.5	+ 1	
		14 位		●	- 0.5	± 0.2	+ 0.5	
差分非线性误差	DNL	18 位	- 40 °C ≤ T_A ≤ 85 °C		- 0.85	± 0.5	+ 0.85	LSB
			- 40 °C ≤ T_A ≤ 125 °C	●	- 1	± 0.5	+ 1	
		16 位		●	- 0.75	± 0.25	+ 0.75	
		14 位		●	- 0.25	± 0.1	+ 0.25	
增益误差	GE	18 位	T_A = 25 °C		- 1.5	± 0.5	+ 1.5	LSB
			- 40 °C ≤ T_A ≤ 85 °C		-2.5	± 0.5	+ 2.5	
			- 40 °C ≤ T_A ≤ 125 °C	●	- 4	± 0.5	+ 4	
		16 位	T_A = 25 °C		- 0.75	± 0.3	+ 0.75	
			- 40 °C ≤ T_A ≤ 85 °C		- 1	± 0.5	+ 1	
			- 40 °C ≤ T_A ≤ 125 °C	●	- 1.5	± 0.5	+ 1.5	
		14 位	T_A = 25 °C		- 0.3	± 0.1	+ 0.3	
			- 40 °C ≤ T_A ≤ 85 °C		- 0.5	± 0.15	+ 0.5	
			- 40 °C ≤ T_A ≤ 125 °C	●	- 0.75	± 0.25	+ 0.75	
增益误差温漂						± 0.05		ppm/ºC
单极性零代码误差	ZCE	18 位		●	- 2	± 0.5	+ 2	LSB
		16 位		●	- 1	± 0.25	+ 1	
		14 位		●	- 0.5	± 0.15	+ 0.5	
单极性零代码误差温度系数						± 0.1		ppm/ºC
双极性电阻匹配		R_{FB}/R_{INV}，典型 $R_{FB} = R_{INV}$ = 28 kΩ，比例误差		●		± 20	± 80	ppm
双极性零偏移误差		18 位		●	- 16	± 4	+ 16	LSB

此文档版权归上海治精微电子有限公司所有

参数	符号	测试条件		最小值	典型值	最大值	单位
		16 位	●	- 4	± 1	+ 4	
		14 位	●	- 1	± 0.25	+ 1	
双极性零偏移温度系数					± 0.1		ppm/°C
输出特性							
输出电压范围		单极性工作	●	0		V_{REF} - 1LSB	V
		双极性工作	●	- V_{REF}		V_{REF} - 1LSB	V
输出电压建立时间		到满量程的 1/2 LSB，CL = 10 pF					
		18			1		μs
		16			1		
		14			1		
压摆率		C_L = 10 pF，测量从 0 % 至 63 %			16		V/μs
数模转换毛刺脉冲	Glitch	主进位改变 1 LSB（16 位分辨率）			1		nV - s
数字馈通		全 1 发送至 DAC, V_{REF} = 2.5 V			0.2		nV - s
DAC 输出阻抗		一般公差 20 %			6.25		kΩ
输出噪声密度		频率 = 1 kHz			11		nV/√Hz
输出噪声		0.1 Hz 至 10 Hz			0.18		μVp-p
无杂散动态范围	SFDR	f_{IN} = 1 kHz，V_{REF} = 5 V			87		dB
总谐波失真	THD	DAC 代码= 0xFFFF 频率 = 10 kHz, V_{REF}= 2.5 V ±1 Vp-p			- 87		dB
电源抑制比		ΔVDD ± 10 %			± 0.5		LSB
DAC 基准输入							
电压范围			●	2		VDD	V
输入电阻[1]		单极性	●	8			kΩ
		双极性	●	6			kΩ
参考- 3dB 带宽		全 1 代码			2		MHz
参考馈通		全 0 代码, V_{REF} = 1 Vp-p, 100 kHz			1.5		mVp-p
信噪比					92		dB
参考输入电容		DAC 代码 = 0x0000			130		pF
		DAC 代码 = 0xFFFF			190		pF
数字输入							
输入高电压	V_{IH}		●	2.4			V
输入低电压	V_{IL}		●			0.8	V

[1] 参考输入电阻随代码变化，16 位在 0x8555 时最小。

此文档版权归上海治精微电子有限公司所有

参数	符号	测试条件		最小值	典型值	最大值	单位
输入电流			●	- 1		+ 1	μA
输入电容						10	pF
滞回电压					0.15		V
电源							
电源	VDD		●	2.7		5.5	V
电流	I_{VDD}				120		μA
功耗					0.6		mW
温度范围							
额定性能		T_{MIN} to T_{MAX}		- 40		+ 125	ºC

此文档版权归上海治精微电子有限公司所有

时序指标

“●”表示额定全工作温度范围下的规格，除非另有说明 T_A = 25 °C。VDD = 2.7 V to 5.5 V，V_{REF} = 2.5 V，V_{INH} = 3 V 和 90 % 的 VDD，V_{INL} = 0 V 和 10 %的 VDD，AGND = DGND = 0 V。

参数[1,2]	符号		限值 / Limit 2.7 ≤ VDD ≤ 5.5 V	单位
SCLK 频率	f_{SCLK}	●	50	MHz max
SCLK 周期	t_1	●	20	ns min
SCLK 高电平时间	t_2	●	9	ns min
SCLK 低电平时间	t_3	●	9	ns min
$\overline{CS}$ 低到 SCLK 高建立时间	t_4	●	5	ns min
$\overline{CS}$ 高到 SCLK 高建立时间	t_5	●	60	ns min
SCLK 高到 $\overline{CS}$ 低保持时间	t_6	●	5	ns min
SCLK 高到 $\overline{CS}$ 高保持时间	t_7	●	5	ns min
数据建立时间	t_8	●	10	ns min
数据保持时间（V_{INH} = 90 % of VDD, V_{INL} = 10 % of VDD）	t_9	●	5	ns min
$\overline{LDAC}$ 脉冲宽度	t_{10}	●	20	ns min
$\overline{CS}$ 高到 $\overline{LDAC}$ 低建立时间	t_{11}	●	10	ns min
$\overline{CS}$ 低电平之间的高电平时间	t_{12}	●	15	ns min
$\overline{LDAC}$ 低到 SCLK 高建立时间	t_{13}	●	60	ns min

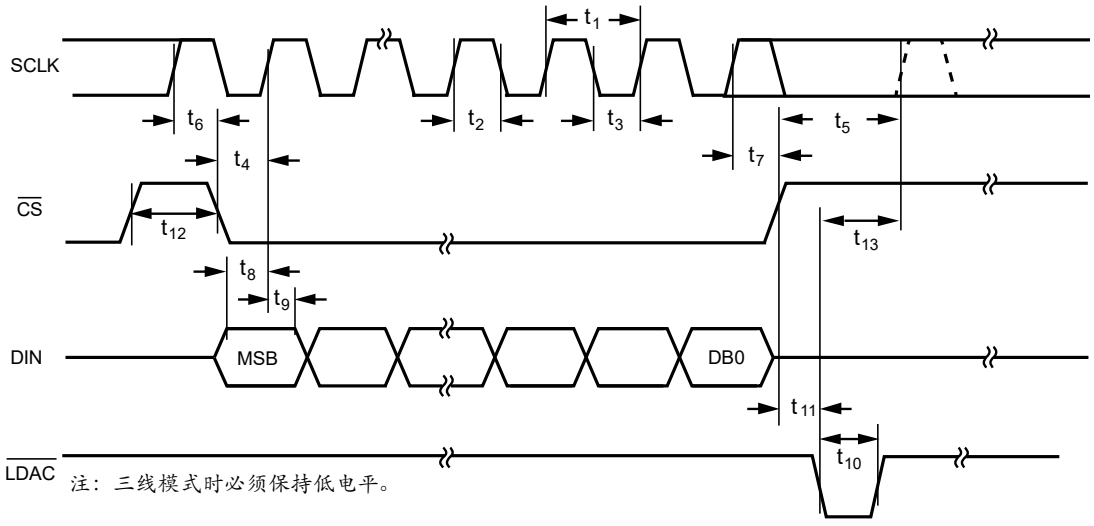

图 4. 数字接口时序波形

[1] VDD = 2.7 V 至 5.5 V 时，最大 SCLK 频率为 50 MHz。
[2] 所有输入信号均指定 $t_R = t_F$ = 1 ns / V 并从（$V_{IL} + V_{IH}$）/2 的电平起开始计时。

此文档版权归上海治精微电子有限公司所有

典型特性

除非另有说明，VDD = 5.0 V，V_{REF} = 2.5 V，T_A = 25 °C。

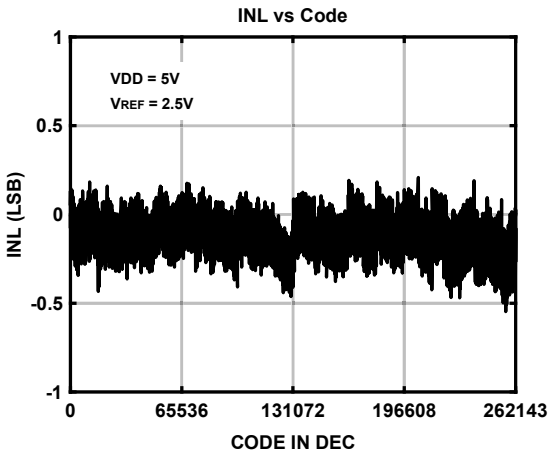

图 5. 积分非线性与代码的关系-18 位

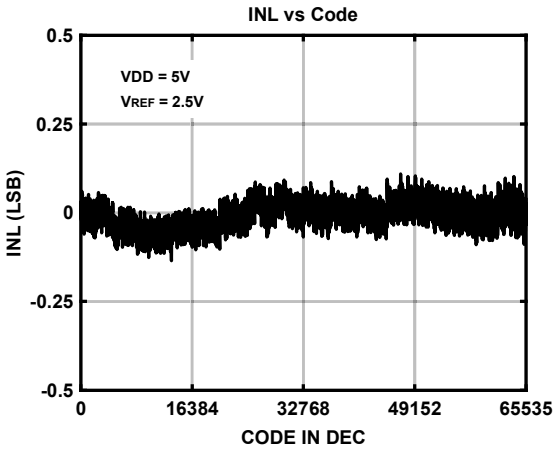

图 6. 积分非线性与代码的关系-16 位

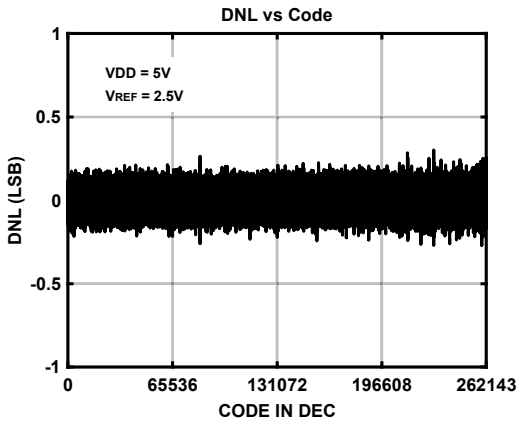

图 7. 微分非线性与代码的关系-18 位

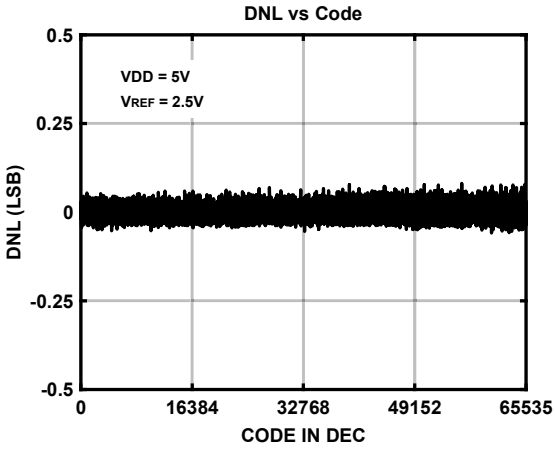

图 8. 微分非线性与代码的关系-16 位

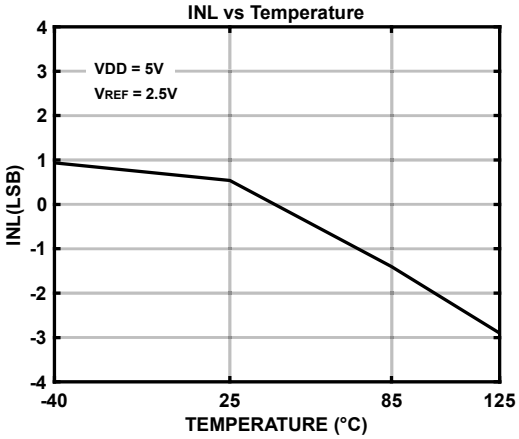

图 9. 积分非线性与温度的关系-18 位

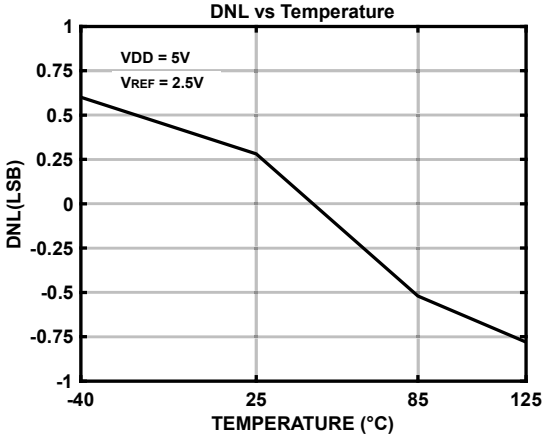

图 10. 微分非线性与温度的关系-18 位

此文档版权归上海治精微电子有限公司所有

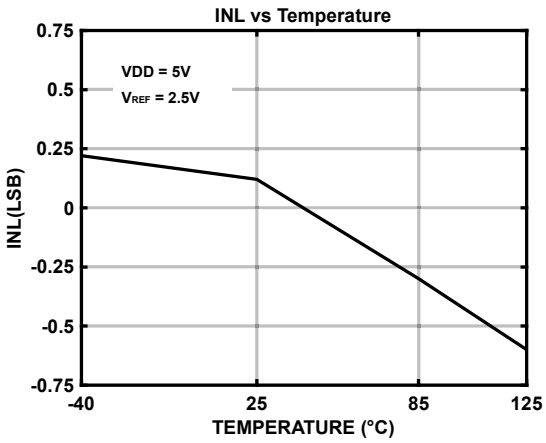

图 11.积分非线性与温度的关系-16 位

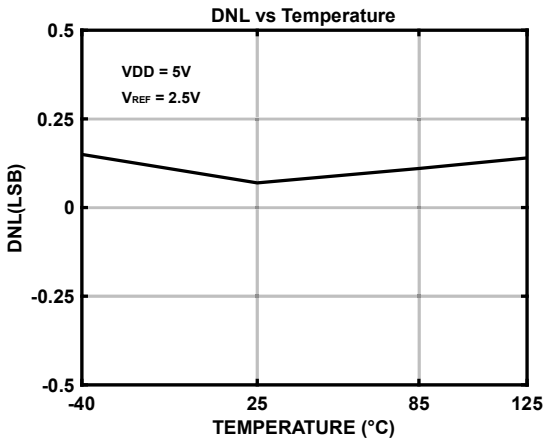

图 12.微分非线性与温度的关系-16 位

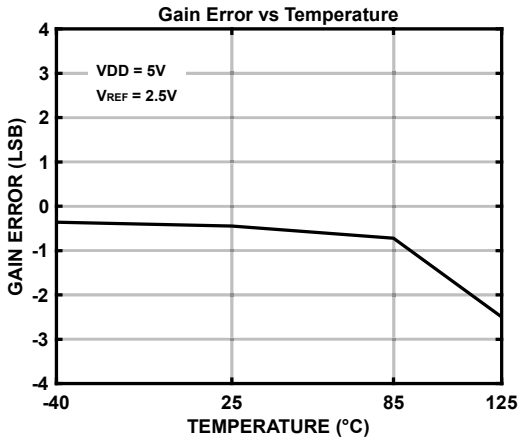

图 13.增益误差与温度的关系-18 位

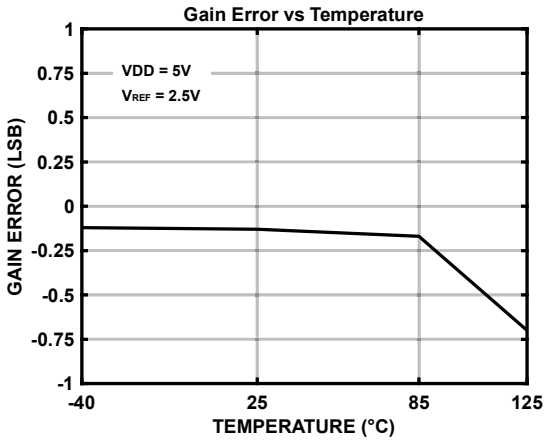

图 14.增益误差与温度的关系-16 位

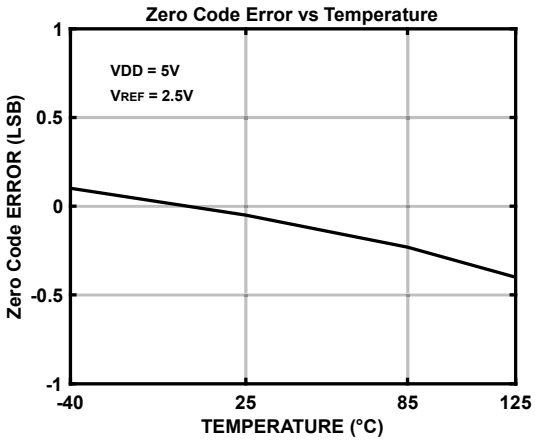

图 15.零代码误差与温度的关系-18 位

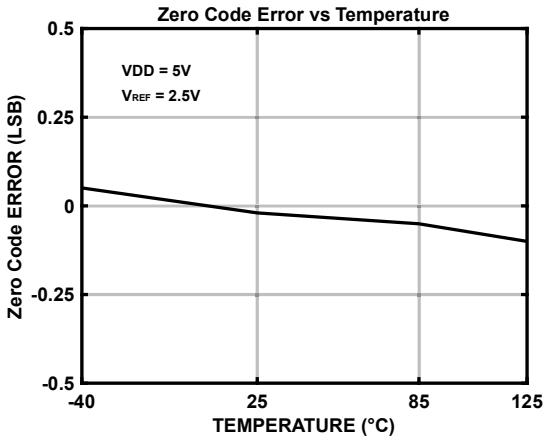

图 16.零代码误差与温度的关系-16 位

此文档版权归上海治精微电子有限公司所有

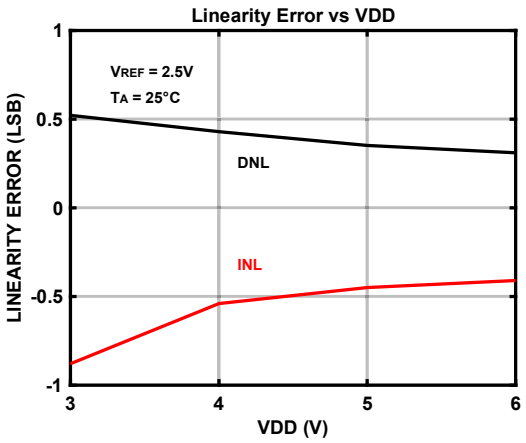

图 17. 线性误差与电源电压的关系-18 位

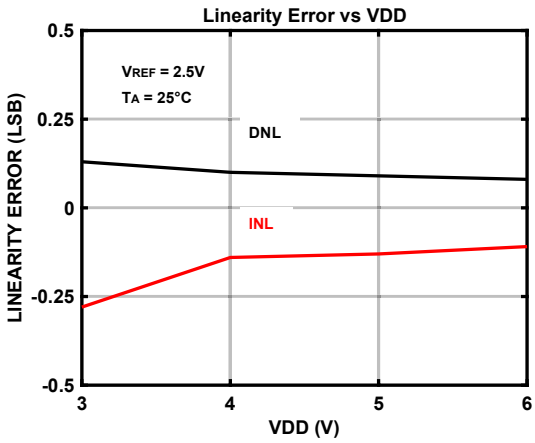

图 18. 线性误差与电源电压的关系-16 位

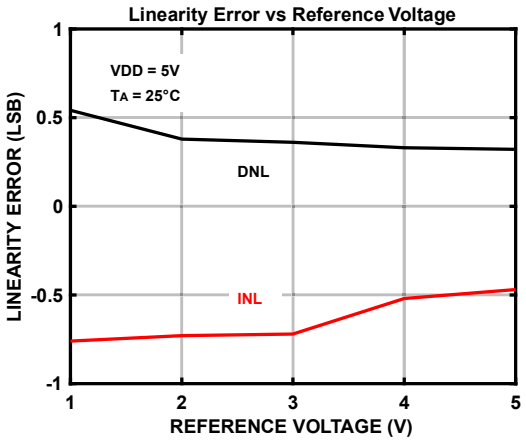

图 19. 线性误差与基准电压的关系-18 位

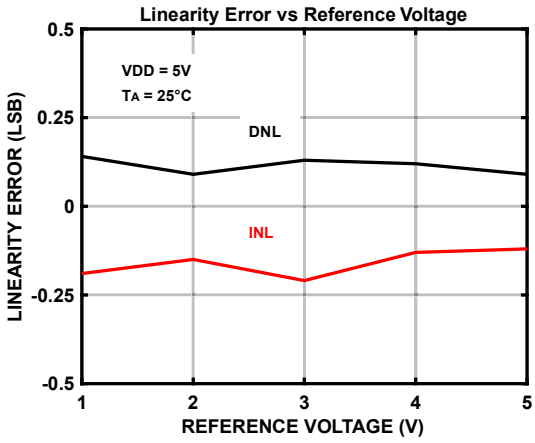

图 20. 线性误差与基准电压的关系-16 位

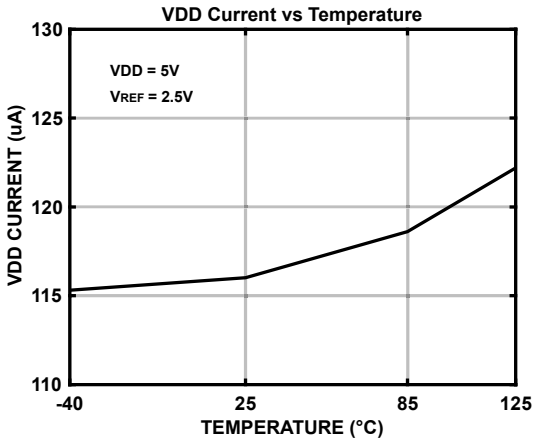

图 21. 电源电流与温度的关系

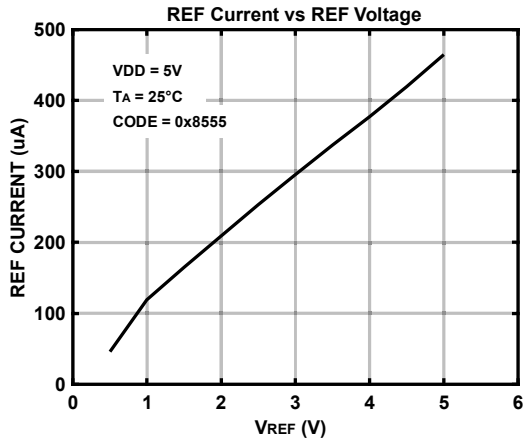

图 22. 16 位 DAC 基准电流与电压的关系

此文档版权归上海治精微电子有限公司所有

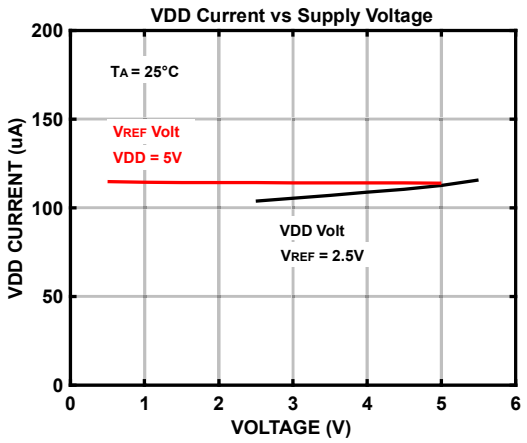

图 23. 电流与电源电压的关系

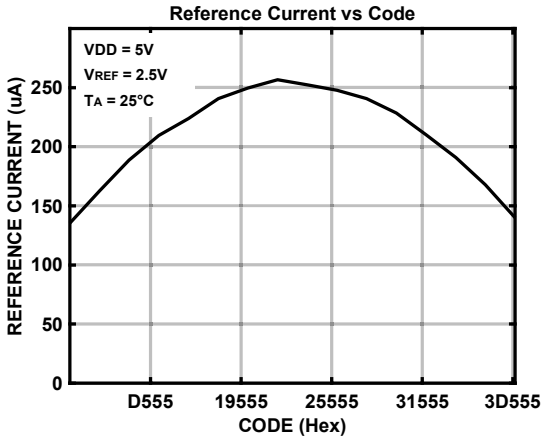

图 24. 基准电流与代码的关系-18 位

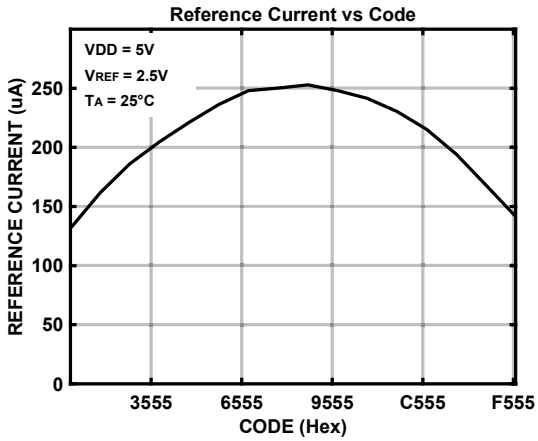

图 25. 基准电流与代码的关系-16 位

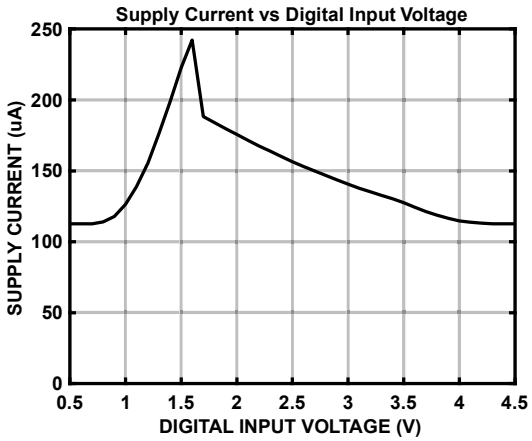

图 26. 电源电流与数字输入电压的关系

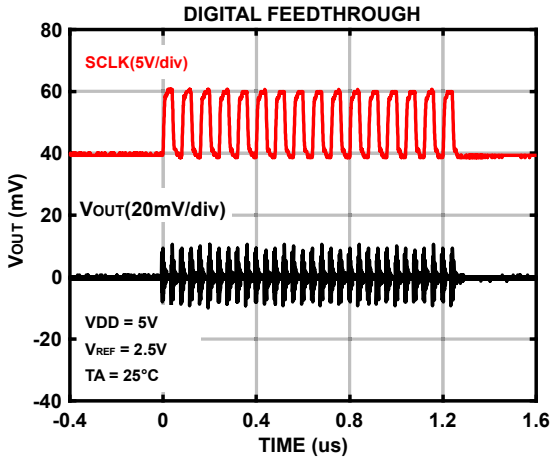

图 27. 数字馈通

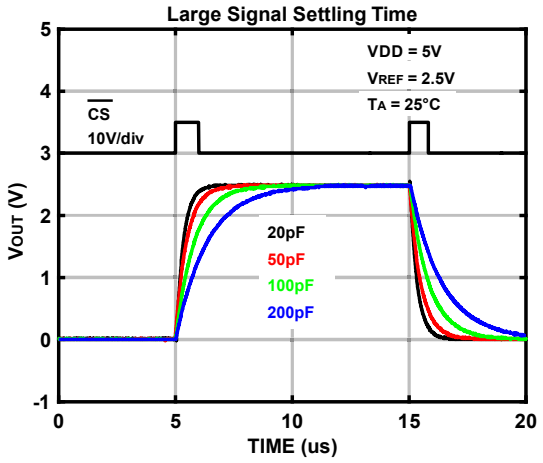

图 28. 大信号建立时间

此文档版权归上海治精微电子有限公司所有

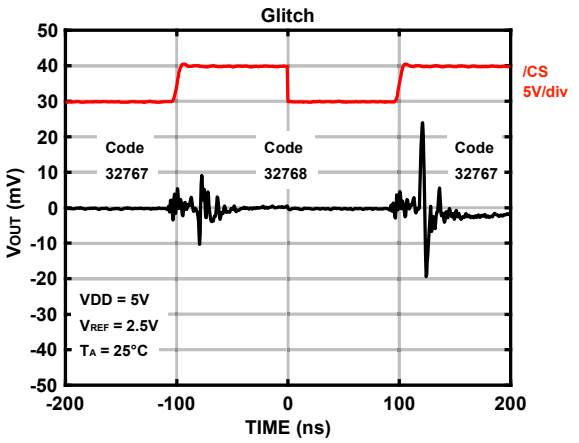

图 29. ZJC2542-16 数模转换毛刺脉冲

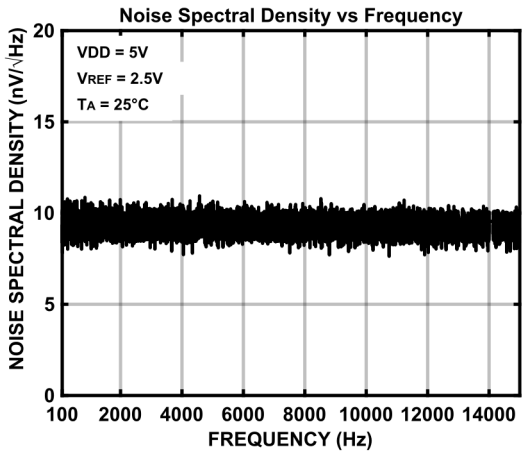

图 30. 噪声谱密度与频率的关系

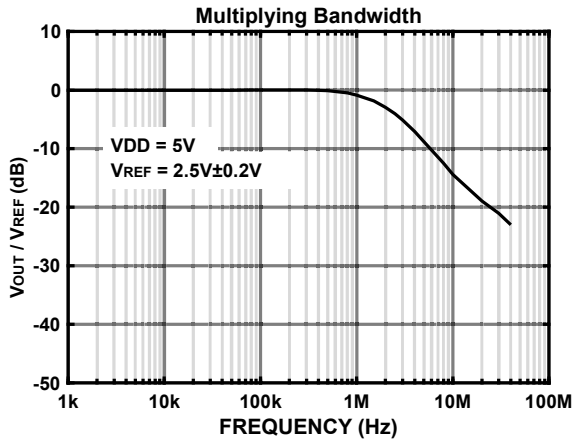

图 31. 乘法带宽

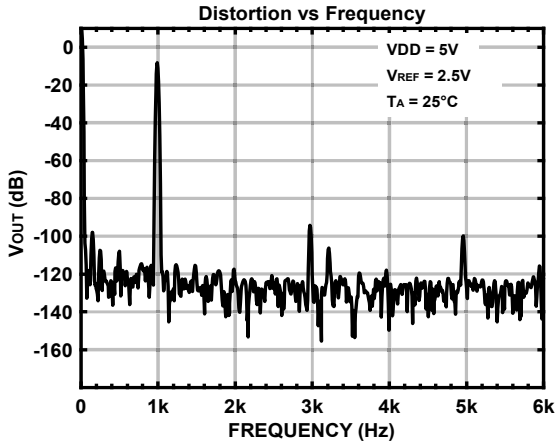

图 32. 谐波失真

此文档版权归上海治精微电子有限公司所有

工作原理

ZJC2542/4 – 18/16/14 为单通道 18/16/14 位，串行输入，电压输出 DAC。它们在 2.7 V 到 5.5 V 的单电源范围内工作，5 V 供电时通常消耗 120 μA。数据通过 3 线或 4 线串行接口以 18/16/14 位写入。为了确保已知的上电状态，这些部件都设计了上电复位功能。ZJC2542 上电后复位输出为 0 V；而 ZJC2544 上电后复位输出为基准源中间电平 $V_{REF}/2$。ZJC2542/4 包含了参考和模拟地的开尔文连接。

数模转换

DAC 架构由两个匹配的 DAC 部分组成。简化的电路图如图 33 所示。ZJC2542/4 的 DAC 结构是分段的。以 ZJC2542-16 为例，16 位数据字的四个 MSB bits 被解码驱动 15 个开关，从 E1 到 E15。每个匹配电阻连接的开关可以选通 AGND 或 V_{REF}。数据字的低 12 位控制 R-2R 阶梯网络的开关 S11 到 S0 的切换。

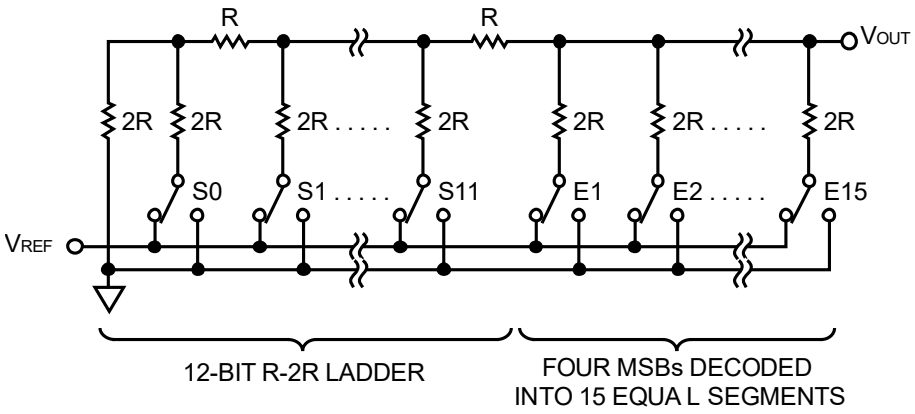

图 33. 16 位 DAC 结构

使用这种类型的 DAC 配置，输出阻抗与代码无关，而基准看到的输入阻抗则依赖于代码。输出电压与基准电压有关，如下式所示：

$$V_{out} = \frac{V_{REF} \times D}{2^N}$$

其中：

D 是装入 DAC 寄存器的十进制数据字。

N 是 DAC 的分辨率。

对于 2.5 V 的基准电平，方程简化为：

$$V_{out} = \frac{2.5V \times D}{2^N}$$

这使得中间代码对应 V_{OUT} 为 1.25 V，满代码对应 DAC 的 V_{OUT} 为 2.5 V – 1 LSB。

LSB 的大小为 $V_{REF} / 2^N$。

此文档版权归上海治精微电子有限公司所有

串行接口

ZJC2542/4 由一个通用的 3 线或 4 线串行接口控制，工作时钟频率高达 50 MHz。时序如图 4 所示。在 $\overline{CS}$ 由高到低转换之后，数据被串行时钟（SCLK）上升沿同步转移到输入寄存器中。数据以 MSB 优先方式加载到 18/16/14 位字内。当所有数据位被加载到串行输入寄存器后，$\overline{CS}$ 上的上升沿将移位寄存器的内容传输到 DAC。

ZJC2542 具有 $\overline{LDAC}$ 功能，允许 DAC 锁存器在 $\overline{CS}$ 升高后通过将 $\overline{LDAC}$ 拉低来异步更新。当数据写入输入移位寄存器时，$\overline{LDAC}$ 应该保持在高位。或者，可以将 $\overline{LDAC}$ 固定为低电平，以 $\overline{CS}$ 上升沿更新 DAC 输出。

当将数据初始加载到 DAC 时，应该加载指定位数的数据，以防止输出中出现错误数据。如果超过指定位数被加载，则保留最后几位指定位数的数据；如果小于指定位数被加载，则保留前一次的有效数据。例如，如果 ZJC2542-16 需要与小于 16 位的数据进行接口，则应在 LSB 的位上以 0 填充。

此文档版权归上海治精微电子有限公司所有

单极性输出

ZJC2542/4 直接提供从 0 V 到 V_{REF} 的单极性输出摆幅。ZJC2542/4 可以配置为输出单极性和双极性电压。图 34 显示了一个典型的单极输出电压电路。

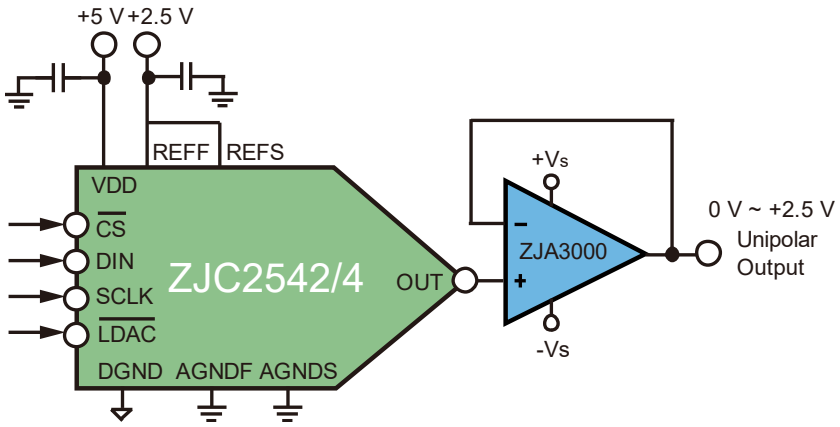

图 34. 单极性输出连接

ZJC2542/4-16 数字码值和理想输出电压：

DAC 锁存数据	模拟输出（基准输入 V_{REF}）
1111 1111 1111 1111	V_{REF} × (65535 / 65536)
1000 0000 0000 0000	V_{REF} × (32768 / 65536) = ½ V_{REF}
0000 0000 0000 0001	V_{REF} × (1 / 65536)
0000 0000 0000 0000	0 V

单极性最坏情况下的输出电压可由下式求得：

$$V_{OUT-UNI} = \frac{D}{2^{16}} \times (V_{REF-IDEAL} - V_{REF-ERROR} + V_{GE}) + V_{ZSE} + INL$$

其中：

$V_{OUT-UNI}$ 为单极性模式输出，单位为 V。

D 为发送到 DAC 的码值。

$V_{REF-IDEAL}$ 为基准源的理想电压，单位为 V。

$V_{REF-ERROR}$ 为基准源的电压误差，单位为 V。

V_{GE} 为增益误差（gain error），单位为 V。

V_{ZCE} 为零点误差（zero code error），单位为 V。

INL 为积分非线性误差，单位为 LSB。

此文档版权归上海治精微电子有限公司所有

ZJC2542/4-18 数字码值和理想输出电压：

DAC 锁存数据	模拟输出（基准输入 V_{REF}）
11 1111 1111 1111 1111	V_{REF} × (262143 / 262144)
10 0000 0000 0000 0000	V_{REF} × (131072 / 262144) = ½ V_{REF}
00 0000 0000 0000 0001	V_{REF} × (1 / 262144)
00 0000 0000 0000 0000	0 V

ZJC2542/4-14 数字码值和理想输出电压：

DAC 锁存数据	模拟输出（基准输入 V_{REF}）
11 1111 1111 1111	V_{REF} × (16383 / 16384)
10 0000 0000 0000	V_{REF} × (8192 / 16384)= ½ V_{REF}
00 0000 0000 0001	V_{REF} × (1 / 16384)
00 0000 0000 0000	0 V

此文档版权归上海治精微电子有限公司所有

双极性输出

配合运放，ZJC2542/4 可以配置为双极性电压输出。这种操作的典型电路如图 35 所示。内部匹配的电阻对 R_{FB} 和 R_{INV}，连接到一个外部运放来实现双极输出，通常 $R_{FB} = R_{INV} = 28\ k\Omega$。

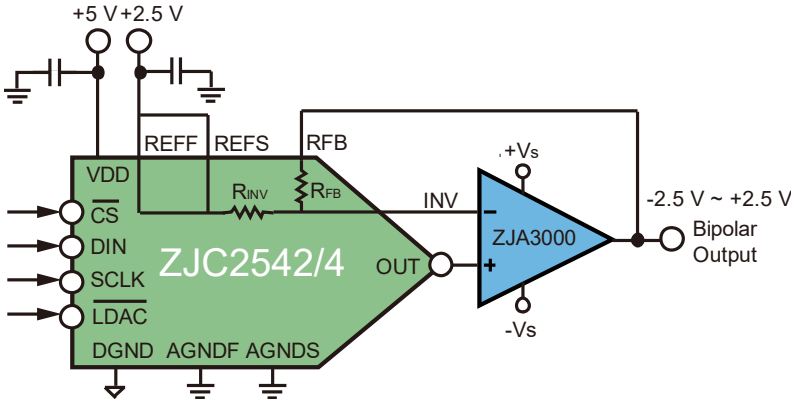

图 35. 双极性输出连接

双极性输出连接时，ZJC2542/4 - 16 数字码值和理想输出电压：

DAC 锁存数据	模拟输出（基准输入 V_{REF}）
1111 1111 1111 1111	$V_{REF} \times (32767 / 32768)$
1000 0000 0000 0001	$V_{REF} \times (1 / 32768)$
1000 0000 0000 0000	0 V
0111 1111 1111 1111	$- V_{REF} \times (1 / 32768)$
0000 0000 0000 0000	$- V_{REF} \times (32768 / 32768) = - V_{REF}$

双极性输出最坏情况下的输出电压可由下式求得：

$$V_{OUT-BIP} = \frac{[(V_{OUT-UNI} + V_{OS-A})(2 + RD) - (V_{REF-IDEAL} - V_{REF-ERROR})(1 + RD)]}{1 + \frac{(2 + RD)}{A}}$$

其中：

$V_{OUT-BIP}$ 为双极性模式输出，单位为 V。

$V_{OUT-UNI}$ 为单极性模式输出，单位为 V。

$V_{REF-IDEAL}$ 为基准源的理想电压，单位为 V。

$V_{REF-ERROR}$ 为基准的电压误差，单位为 V。

V_{OS-A} 为外部运放的输入失调电压，单位为 V。

此文档版权归上海治精微电子有限公司所有

RD 为 R_{FB} 和 R_{INV} 电阻的匹配误差。

A 为外部运放的开环增益。

输出放大器的选择

双极性模式，应使用精密放大器，并由双电源供电。这样可以提供 $\pm V_{REF}$ 输出。所选运放需要有一个非常低的失调电压（例如，ZJC2542-16 当使用 2.5 V 基准电压时，1LSB 为 38 μV），以消除输出偏置需要微调的需要。输入偏置电流也应该很低，因为偏置电流乘以 DAC 输出阻抗（大约 6 kΩ）会增加零代码误差。同时，运算放大器的响应要考虑 DAC 的建立时间。DAC 的输出阻抗是恒定的，并且与代码无关，但是为了最小化增益误差，输出放大器的输入阻抗应该尽可能高。放大器给系统增加了另一个时间常数，因此增加了总的输出建立时间。

精密运算放大器 ZJA3000 具有低失调电压（35 μV）、低噪声（11 nV/√Hz）、低输入偏置电流（2 pA），是一个绝佳的选择。

基准源和地

ZJC2542/4 输入阻抗与代码相关，所以基准引脚应该从低阻抗源驱动。ZJC2542/4 工作时的基准电压范围为 2 V ~ VDD。DAC 的满量程输出电压由基准电压决定。ZJC2542/4 提供了基准和模拟地的开尔文连接，如果应用不需要单独的驱动和检测线，可以将两根线就近短接，以最小化 PCB 引线和内部芯片之间的电压降。

上电复位

ZJC2542/4 带上电复位功能，以确保输出在上电时处于已知状态。在上电时，ZJC2542-18/16/14 默认输出电压 0 V；ZJC2544-18/16/14 默认输出电压 V_{REF} / 2，直到数据从串行寄存器加载。但是，串行输入寄存器在上电时不会被清除，因此它的内容是未定义的。

电源和基准源去耦

为了精确的高分辨率性能，建议参考和电源引脚旁路使用 10 μF 电容并联 0.1 μF 电容。

此文档版权归上海治精微电子有限公司所有

控制器接口

微处理器或 FPGA 等控制器可以通过串行总线与 ZJC2542/4 接口。通信通道需要一个 3 线或 4 线接口，包括一个时钟信号、一个数据信号、一个片选信号和一个加载信号。ZJC2542/4 需要一个 18/16/14 位的数据字，在 SCLK 上升沿上的数据有效。ZJC2542/4 电压输出可以在所有数据位都被锁定后自动完成，也可以在 $\overline{\text{LDAC}}$ 的控制下完成。

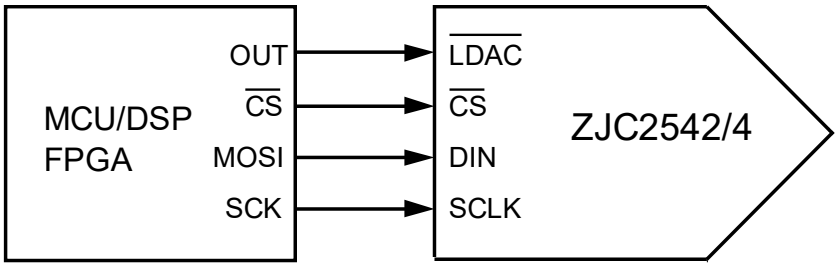

图 36. ZJC2542/4 与控制器接口的连接

此文档版权归上海治精微电子有限公司所有

封装外形尺寸

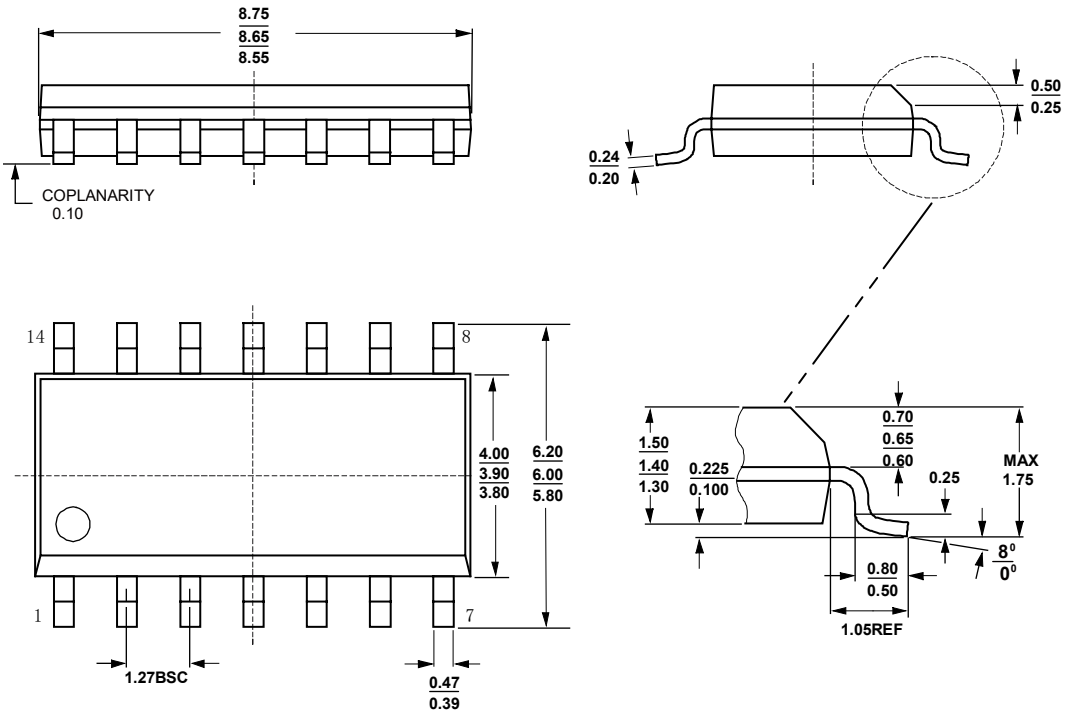

图 37.SOIC-14 封装尺寸图（单位：毫米）

此文档版权归上海治精微电子有限公司所有

采购信息

型号	分辨率（Bit）	供电电压（V）	工作温度范围（°C）	封装	外包装
ZJC2542-18BSDBT	18	2.7 至 5.5	- 40 至 + 125	SOIC - 14	管装
ZJC2542-18BSDBR			- 40 至 + 125	SOIC - 14	卷盘
ZJC2542-16BSDBT	16		- 40 至 + 125	SOIC - 14	管装
ZJC2542-16BSDBR			- 40 至 + 125	SOIC - 14	卷盘
ZJC2542-14BSDBT	14	2.7 至 5.5	- 40 至 + 125	SOIC - 14	管装
ZJC2542-14BSDBR			- 40 至 + 125	SOIC - 14	卷盘
ZJC2544-18BSDBT	18		- 40 至 + 125	SOIC - 14	管装
ZJC2544-18BSDBR			- 40 至 + 125	SOIC - 14	卷盘
ZJC2544-16BSDBT	16	2.7 至 5.5	- 40 至 + 125	SOIC - 14	管装
ZJC2544-16BSDBR			- 40 至 + 125	SOIC - 14	卷盘
ZJC2544-14BSDBT	14		- 40 至 + 125	SOIC - 14	管装
ZJC2544-14BSDBR			- 40 至 + 125	SOIC - 14	卷盘

此文档版权归上海治精微电子有限公司所有

相关器件

型号	描述	注释
ADC		
ZJC2000	18 位 400 kSPS SAR ADC	真差分输入，MSOP-10 及 DFN-10 封装
ZJC2001	16 位 500 kSPS SAR ADC	真差分输入，MSOP-10 及 DFN-10 封装
ZJC2002	16 位 500 kSPS SAR ADC	单极性伪差分输入，MSOP-10 及 DFN-10 封装
ZJC2003	16 位 500 kSPS SAR ADC	双极性伪差分输入，MSOP-10 及 DFN-10 封装
ZJC2004	18 位 400 kSPS SAR ADC	单极性伪差分输入，MSOP-10 及 DFN-10 封装
ZJC2005	18 位 400 kSPS SAR ADC	双极性伪差分输入，MSOP-10 及 DFN-10 封装
ZJC2007	14 位 600 kSPS SAR ADC	单极性伪差分输入，MSOP-10 及 DFN-10 封装
ZJC2008	14 位 600 kSPS SAR ADC	双极性伪差分输入，MSOP-10 及 DFN-10 封装
放大器		
ZJA3000-1 / 2 / 4	单路、双路及四路 36V 精密连续信号处理运放	3 MHz 带宽，35 μV 最大失调电压，0.5 μV/°C 最大失调电压温漂，SOIC-8 / MS-8 / SOIC-14 / TSSOP-14 封装
ZJA3620	36 V 精密仪表放大器	CMRR 优于 90 dB（G = 100），2 nA 最大输入电流，SOIC-8 封装
精密基准源		
ZJR1000	15 V 供电精密电压基准源	V_{OUT} = 1.25 / 2.048 / 2.5 / 3 / 4.096 / 5 V，5 ppm/°C 最大温漂，SOIC-8 / MSOP-8 封装
ZJR1001	5.5 V 低功耗精密电压基准源（带片外滤波功能）	V_{OUT} = 2.5 / 3 / 4.096 / 5 V，5ppm/°C 最大温漂，SOT23-6 封装
ZJR1002	5.5 V 低功耗精密电压基准源	V_{OUT} = 2.5 / 3 / 4.096 / 5 V，5ppm/°C 最大温漂，SOT23-6 封装
ZJR1003	5.5 V 低功耗精密电压基准源	V_{OUT} = 2.5 / 3 / 4.096 / 5 V，5ppm/°C 最大温漂，SOIC-8 / MSOP-8 封装
DAC		
ZJC2541-18 / 16 / 14	18 / 16 / 14 位 1 MSPS 单通道精密 DAC	单极性输出，上电输出 0 V，SOIC-8 封装
ZJC2542-18 / 16 / 14	18 / 16 / 14 位 1 MSPS 单通道精密 DAC	双极性输出，上电输出 0 V，SOIC-14 封装
ZJC2543-18 / 16 / 14	18 / 16/ 14 位 1 MSPS 单通道精密 DAC	单极性输出，上电输出 V_{REF} / 2，SOIC-8 封装
ZJC2544-18 / 16 / 14	18 / 16 / 14 位 1 MSPS 单通道精密 DAC	双极性输出，上电输出 V_{REF} / 2，SOIC-14 封装

此文档版权归上海治精微电子有限公司所有